

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 02215286 A

(43) Date of publication of application: 28.08.90

(51) Int. Cl. H04N 5/335  
G01J 1/44  
H04N 5/32

(21) Application number: 01036980

(22) Date of filing: 15.02.89

(71) Applicant: FUJITSU LTD

(72) Inventor: MATSUURA YOSHIO  
SHIRAISHI KIKUO

(54) OFFSET AND SENSITIVITY CORRECTING  
CIRCUIT FOR P-N JUNCTION TYPE INFRARED  
RAY MULTIELEMENT DETECTOR

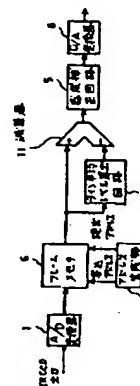
circuit scale is made small.

COPYRIGHT: (C)1990,JPO&Japio

(57) Abstract:

PURPOSE: To make a circuit scale small by executing an offset correction by means of the subtraction of a line mean level.

CONSTITUTION: An IRCCD (infrared ray detector) output to be outputted in serial is A/D-converted and, thereafter, stored in a frame memory 6 once in a wide dynamic range. The stored image data are read as the image data for one horizontal line, and the mean value for one line is calculated by a line mean calculating circuit 10. On the other hand, the mean value calculated by the circuit 10 is subtracted from the image data for one line by means of a subtracter 11. In such a stage, since the mean value of each horizontal line is clamped at zero, a pattern noise in a line shape can be removed. Next, the sensitivity dispersion of each element is corrected by a sensitivity correcting circuit 5. In such a system, since the necessity to acquire correction data for the offset correction is eliminated, an optical mechanism to acquire them is made necessary. The



Best Available Copy

2613P-107 JP

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-215286

⑬ Int. Cl.<sup>9</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)8月28日

H 04 N 5/335  
G 01 J 1/44  
H 04 N 5/32

P 8838-5C  
E 7706-2G  
8838-5C

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 P N接合型赤外線多素子検知器のオフセット及び感度の補正回路

⑯ 特 願 平1-36980

⑰ 出 願 平1(1989)2月15日

⑱ 発 明 者 松 浦 義 雄 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 発 明 者 白 石 喜 久 男 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 井 桁 貞一

明 細 書

1. 発明の名称

P N接合型赤外線多素子検知器のオフセット及び感度の補正回路

2. 特許請求の範囲

(1) P N接合型の一次元多素子検知器と電荷結合デバイスとを組み合わせる赤外線検知器を用い、赤外線映像を1フレーム分毎に取得してフレームメモリ(6)に格納する走査型赤外線撮像装置の前記各素子間のオフセット及び感度のバラツキを補正する回路であって、

前記フレームメモリから読み出した前記各素子の出力に対応する1ライン毎の画像データの平均値を計算するライン平均レベル算出回路(4)と、

前記1ライン毎の前記各素子の出力に対応する画像データからそれぞれ前記平均値を差し引くことによりオフセット補正を行う減算器(5)と、

前記減算器(5)の出力に対して感度補正を行う感度補正回路(6)とを具備してなることを特徴とする

オ  
P N接合型赤外線多素子検知器のオフセット及び感度の補正回路。

(2) 前記ライン平均レベル算出回路(4)の出力に対し、各平均値レベルの時間応答特性を制御する前記ライン毎の平均値評価値算出回路(3)と、

当該平均値算出が完了するまで前記フレームメモリ(6)から読み出した1ライン毎の画像データを格納する遅延レジスタ(2)とを設け、

当該遅延レジスタ(2)の出力から当該遅延レジスタ(2)の出力に対応する前記平均値評価値を差し引くようにしたことを特徴とする請求項(1)記載のP N接合型赤外線多素子検知器のオフセット及び感度の補正回路。

3. 発明の詳細な説明

(概 要)

走査型赤外線撮像装置に係り、特にP N接合型の一次元多素子検知器と電荷結合デバイスとを組み合わせる赤外線検知器の各素子間のオフセット及び感度の補正回路に関し、

Best Available Copy

検知器性能要求を緩和し、さらに基準熱源を準備する必要のない、回路規模の小さいオフセット及び感度の補正回路を提供することを目的とし、

P-N接合型の一次元多素子検知器と電荷結合デバイスとを組み合わせてなる赤外線検知器を用い、赤外線映像を1フレーム分毎に取得してフレームメモリに格納する走査型赤外線撮像装置の前記各素子間のオフセット及び感度のバラツキを補正する回路であって、前記フレームメモリから読み出した前記各素子の出力に対応する1ライン毎の画像データの平均値を計算するライン平均レベル算出回路と、前記1ライン毎の前記各素子の出力に対応する画像データからそれぞれ前記平均値を差し引くことによりオフセット補正を行う減算器と、前記減算器の出力に対して感度補正を行う感度補正回路とを具備して構成し、更に詳しくは前記ライン平均レベル算出回路の出力に対し、各平均値レベルの時間応答特性を制御する前記ライン毎の平均値評価値算出回路と、当該平均値算出が完了するまで前記フレームメモリから読み出した1ラ

イン毎の画像データを格納する遅延レジスタとを設け、当該遅延レジスタ3の出力から当該遅延レジスタの出力に対応する前記平均値評価値を差し引くように構成する。

#### (産業上の利用分野)

本発明は、走査型赤外線撮像装置に係り、特にP-N接合型の一次元多素子検知器と電荷結合デバイスとを組み合わせてなる赤外線検知器(Infrared Charge Coupled Devices; 以下 IRCCDと略称する)の各素子間のオフセット及び感度の補正回路に関する。

赤外線撮像装置は光導電(Photo Conductive)型検知器(PC型検知器と略称する)の一次元多素子検知器を用いて赤外線映像信号を取得する方法が知られている。この場合、各素子毎の出力を取り出すためのリード線が必要となり回路構成が複雑になる欠点がある。

赤外線撮像装置は近年高感度化、高精度化が求められており、それを実現するためにIRCCDの開

型ダイオードとCCDの入力部をバンプで結合したIRCCDの開発が進展してきた。IRCCDは基本的にDC結合であり、取得した映像信号を直列に取り出すことができるため、従来から用いられてきたPC型一次元多素子検知器に比して回路構成が簡素化される利点がある反面、素子間のオフセット及び感度のバラツキが大きい欠点がある。したがってIRCCDに特有の高精度なオフセット及び感度バラツキ補正手段が必要となり、装置の小型化の妨げになっている。また、IRCCD自身も、さらに出力の安定化、広域ダイナミックレンジ化、リニアリティ改善等が求められている。

#### (従来の技術)

従来のIRCCDのオフセット及び感度補正方法は、IRCCD出力がDC成分を含んでいることを積極的に活用し、DC結合画像を表示するように構成されている。ところがIRCCD出力のDC成分はドリフトする等安定性に欠けるため、適当な時間間隔でこのドリフトを補正する必要がある。この補正

には一様な基準熱源が必要となり、適当なタイミングでIRCCDがこの基準熱源を見る必要がある。

第4図は従来の赤外線撮像装置の要部ブロック図を示す。図において、1は図示しない赤外線の走査光を受光したIRCCDの出力する信号をデジタル値に変換するA/D変換器、2はオフセット補正回路、3は所定の時間間隔でIRCCDが図示しない基準熱源を見たときだけONとなるスイッチ、4はオフセット補正值メモリ、5はオフセット補正されたIRCCDの各素子毎のデータの感度補正を行う感度補正回路、6はフレームメモリ、7はフレームメモリ6に対して書き込み/読み出しを行う場合にアドレス指定を行うアドレス生成部、8はフレームメモリ6に格納された赤外線映像情報を図示しないTVモニタ等に表示するために必要な速度で読み出された画像データをアナログ値に変換するD/A変換器である。

スイッチ3が閉じ、その時の基準熱源に対する信号出力をオフセット補正值メモリ4に入力すると共に、IRCCDの各素子の各出力がその基準温度

に対して同一の出力となるように各素子毎の補正値を算出し、前記オフセット補正回路2に入力する。オフセット補正回路2は撮像シーンを見た時の各素子毎の赤外線検知器出力にそれぞれ補正値を加算して出力する。これにより基準熱源の温度における各素子の出力のバラツキは補正される。これがオフセットバラツキ補正である。

一方、各素子毎の感度が同じでないと、基準熱源の温度以外では出力にバラツキが発生する。この素子毎の感度は予め測定できるから、感度補正回路5では、例えばROM等に各素子毎の基準熱源から所定の値だけ離れた温度に対応する感度補正値を予め格納しておき、感度補正回路5に入力される素子毎の出力信号に感度補正を行う。この場合感度補正値に対する所要精度は補正温度範囲の選択に依存する。

第5図はフレームメモリに対する書き込み/読み出し順序の説明図であって、第5図(a)は書き込み順序、第5図(b)は読み出し順序を示している。両図において6はフレームメモリ(TVモニタの

画面に相当する)、9はIRCCDの検知素子列であってフレームメモリ6の左外側に縦列に記入されている。書き込みの場合は(a)図に示すように各検知素子に出力される画像データはフレームメモリ6の左側縦方向の矢印に示すように垂直ライン毎に書き込みながら矢印Pに示す走査方向に繰り返し、1フレーム分を完了する。

読み出しの場合は(b)図に示すようにフレームメモリ6の最上段から矢印に示す水平ライン毎に読み出しながら矢印Qに示す走査方向に繰り返し、1フレーム分を完了する。この場合水平方向の1走査線(1水平ライン)分の画像データは同一の検知素子から出力されたものである。

〔発明が解決しようとする課題〕

従来のDC結合画像の補正方法は、①IRCCDに過大な性能要求が生じる。②補正回路の規模が増大する。③基準熱源とそれを光路に挿入するための複雑な機構を必要とする。等装置構成上の問題点があった。

本発明は上記従来の問題点に鑑みて創作されたもので、走査型IRCCD撮像装置において、検知器性能要求を緩和し、さらに基準熱源を準備する必要のない、回路規模の小さいオフセット及び感度の補正回路を提供することを目的とする。

〔課題を解決するための手段〕

第1図は、本発明の構成を示すブロック図、第2図は本発明の実施例のブロック図を示す。PN接合型の一次元多素子検知器と電荷結合デバイスとを組み合わせてなる赤外線検知器を用い、赤外線映像を1フレーム分毎に取得してフレームメモリ6に格納する走査型赤外線撮像装置の前記各素子間のオフセット及び感度のバラツキを補正する回路であって、前記フレームメモリから読み出した前記各素子の出力に対応する1ライン毎の画像データの平均値を計算するライン平均レベル算出回路10と、前記1ライン毎の前記各素子の出力に対応する画像データからそれぞれ前記平均値を差し引くことによりオフセット補正を行う減算器11

と、前記減算器11の出力に対して感度補正を行う感度補正回路5とを具備して構成し、更に詳しくは、前記ライン平均レベル算出回路10の出力に対し、各平均値レベルの時間応答特性を制御する前記ライン毎の平均値評価値算出回路12と、当該平均値算出が完了するまで前記フレームメモリ6から読み出した1ライン毎の画像データを格納する遅延レジスタ13とを設け、当該遅延レジスタ13の出力から当該遅延レジスタ13の出力に対応する前記平均値評価値を差し引くように構成する。

〔作 用〕

本発明ではシリアルに出力されるIRCCD出力はA/D変換された後、できるだけ広いダイナミックレンジで一旦フレームメモリ6に格納される。その格納された画像データは同一の検知素子からの画素データで構成される1水平ライン分の画像データとして読み出され、その1ライン分の平均値がライン平均算出回路9によって算出される。一方、その1ライン分の画像データから前記算出

された平均値が減算器10によって差し引かれる。この段階で各水平ラインの平均値は零にクランプされているので一様なシーンを見た場合のライン状のパターン雑音は除去されている。次に各素子の感度のバラツキを予めROM等のメモリに書き込まれた各素子感度バラツキデータを基に感度補正が行われる。ここで重要なことは感度補正值に対する所要精度であり、従来方式では補正温度範囲としてシーン温度と基準熱源との温度差を考慮していたものが、本発明の方式ではシーンの各ラインに対して平均値からのずれ量となるのでその補正温度範囲は圧倒的に小さい範囲となり、感度補正值に対する精度も緩やかなものとなる。

#### 〔実施例〕

以下本発明の実施例を図面によって詳述する。なお、構成、動作の説明を理解し易くするために全図を通じて同一部分には同一符号を付してその重複説明を省略する。

第1図は、本発明の構成を示すブロック図を示

この手法によって得られる利点は従来のIRCCDを用いた走査型赤外線撮像装置に比して、まずオフセット補正のための補正データを取得する必要がないことである。従ってこれを取得するための光学機構も不要となる。また、感度補正に対する精度要求が小さくなること、および検知器入出力特性におけるリニアリティに対する要求精度が緩くなること、更に回路規模が小さくなる等である。

第2図は本発明の実施例のブロック図を示す。図において、10はライン平均レベル算出回路であって、フレームメモリ6から読み出した1水平ライン毎の画像データを画素データ毎に積算する積算器10aと、その積算器10aの出力を一時格納し、1画素分遅れて積算器10aの他方の入力にフィードバックするシフトレジスタ10bと、積算器10aが1ライン分の画素データの積算を完了した時点毎に閉じるスイッチ10cと、当該1ライン分の画素データの積算値を画素数Nで除算してライン平均レベルを算出する除算器10dとから構成されている。

す。図において、10はフレームメモリ6から水平ライン毎に読み出された画像データのライン平均レベルを算出するライン平均レベル算出回路、11は前記水平ライン毎の画像データから当該水平ラインに対応する前記平均値を差し引く減算器である。

第1図に示す方式と、第4図に示す従来方式との大きな相違点は、第1図の方式がオフセット補正をライン平均レベルの減算によって行う点である。各水平ラインの出力はIRCCDの各素子の出力に対応しているため、減算によって各素子の直流値は常に零レベルにクランプされ、各ラインの交流成分のみが画像情報として表示される。この方法は従来のPC型一次元多素子赤外線検知器を用いたAC結合型の信号処理手法に等価な方法である。すなわち、一次元多素子赤外線検知器の各素子の出力をコンデンサ結合により直流分をカットし、増幅処理後に適当な直流成分をクランプする方式であって、実用上問題なく広く用いられている方式である。

12は平均値評価値算出回路であって、この回路を挿入する目的は入力される水平ライン毎のライン平均レベルが急に大きく変動した場合、表示画面が乱れることを防止するため、その平均レベルの更新速度に時間応答特性を与え、設定された時間定数でゆっくりと追従させるための回路である。

Kの値は平均値レベルの時間応答特性に対応して予め定める定数( $0 < K \leq 1$ )を示す。平均値評価値算出回路12は前記減算回路11の出力に対して定数Kを掛ける乗算器12aと、その出力を順次加算する積算器12bと、積算器12bの出力を1ライン分の時間だけ遅延させて送出するシフトレジスタ12cと、その送出されたデータを各ライン毎に格納する平均値評価値レジスタ12dと、その格納されたデータに定数(1-K)を掛けると共にその乗算値を前記積算器12bに入力する乗算器12eと、前記積算器12bの出力を所定のタイミングで減算器11に送出するラッチ回路12fとから構成されている。

13は1水平ライン分の時間を遅延させる遅延レ

ジスタを示す。5は従来の感度補正回路であって、IRCCDの各検知素子毎の感度補正値を格納した感度補正メモリ5aと、その感度補正メモリ5aから所定のタイミングで順次読み出すラッチ回路5bと、その読み出された感度補正値を対応する1ライン分の画素毎のデータに乗算する乗算器5cとから構成されている。14は感度補正回路5の出力を図示しないTV表示器等に表示するに当たり、画面が最適の輝度レベルとなるように表示オフセットレベルを調整するための加算器を示す。

第3図は本発明の平均値レベルの時間応答特性の一例を示したもので、横軸には平均値評価値のサンプルタイムを $T_0 \sim T_2$ のようにとり、縦軸には格納値を例えば0~1にとっている。以下第3図を参照しながら第2図における平均値評価値算出回路12の作用について述べる。

ライン平均レベル算出回路10が出力した各ライン毎の平均レベルが平均値評価レジスタ12dのサンプルタイム $T_0 \sim T_2$ まで零レベルが連続した後、サンプルタイム $T_2$ にて破線で示すように急にレベ

ル1に変動した場合、例えば定数 $K=0.1$ と設定すると、乗算器12aの出力は0.1となって積算器12bにて零と加算され、シフトレジスタ12cに1ライン分の時間だけ遅れて平均値評価レジスタ12dにサンプルタイム $T_0$ で平均値評価値0.1が格納されると共に、乗算器12eでその値に $(1-K)=0.9$ が乗算され、乗算器12eはその乗算値0.09を積算器12bに入力する。次のライン平均レベル算出回路10が出力した平均レベル1は乗算器12aで乗算されて値0.1を積算器12bに入力し、ここで既に入力されている前記の値0.09と加算され、平均値評価値0.19はシフトレジスタ12cに1ライン分の時間だけ遅れて平均値評価レジスタ12dにサンプルタイム $T_0$ で平均値評価値0.19が格納される。以下同様のサイクルで平均値評価値を平均値評価レジスタ12dに格納することにより定数Kに対応する所望の応答時間特性が得られる。また、 $K=1/30$ とし、画像フレームレートが30Hzであるとすれば、平均値レベルの更新速度の特定数として1秒程度のものが得られる。

減算器11は遅延レジスタ13から1ライン分遅れて入力される画素データにタイミングを合わせてラッチ回路12fから入力される水平ライン毎の平均値評価値を減算し、この結果各水平ライン毎のAC結合化が達成される。

AC結合された画素データは、予め格納された感度補正値メモリから所定のタイミングで読み出される感度補正値を用いて、そのラインに相当するIRCCDの検知素子の感度補正を乗算手段により行う。感度補正の次に加算器14によって各ライン共通の表示オフセットレベル(操作者によって設定される)が加算され、その後D/A変換器8を介してビデオ信号に変換され、図示しないTVモニタ等に表示される。

この構成例における各データの諸元としては検知器出力のA/D変換ビット数として12bit、フレームメモリの大きさは240(垂直)×360(水平)画素×12ビット、AC結合後の画像データは8ビット/画素、フレームレート30Hz、感度補正値は8ビット構成とする。

#### (発明の効果)

以上の説明から明らかなように本発明によれば、IRCCDから出力される各水平ライン毎のAC結合画像を実現し、リニアリティの悪い検知素子に対してもオフセット補正値を取得することなく、オフセットバラツキの見えない画像を出力でき、またAC結合定数はデジタル回路の定数の変更によって調整自在となるため運用上最適な設計が可能となる効果がある。

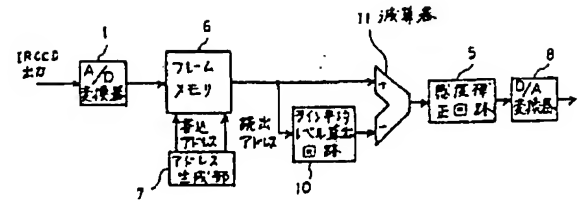
#### 4. 図面の簡単な説明

第1図は本発明の構成を示すブロック図、  
第2図は本発明の実施例のブロック図、  
第3図は本発明の平均値レベルの時間応答特性  
第4図は従来の赤外線撮像装置の要部ブロック図、  
第5図は画像データ書き込み/読み出し順序の説明図を示す。

第1図と第2図において、5は感度補正回路、

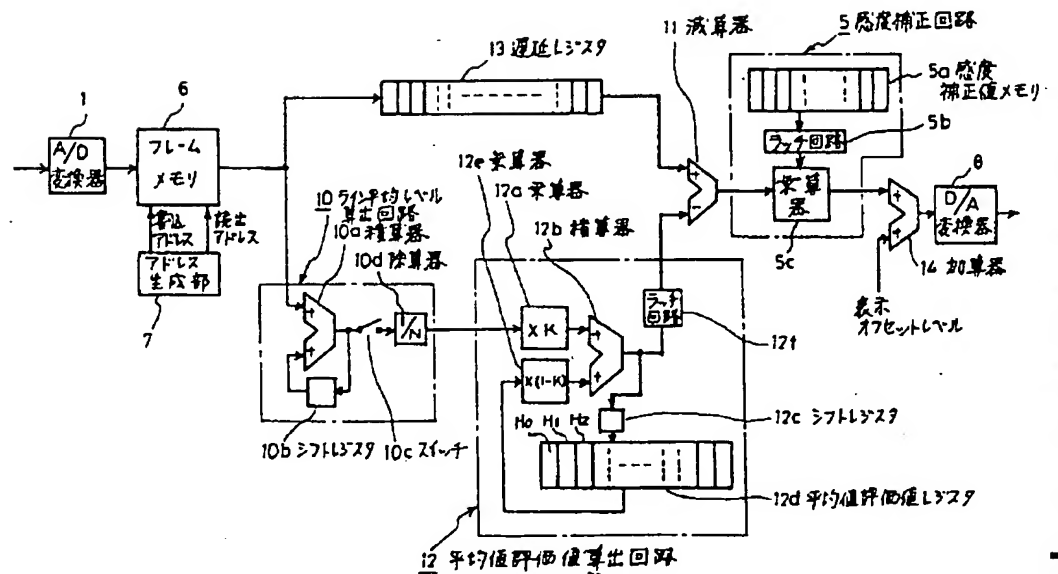
6 はフレームメモリ、10 はライン平均レベル算出回路、11 は減算器、12 は平均値評価値算出回路、13 は遅延レジスタをそれぞれ示す。

代理人 弁理士 井 桁 貞 一



本發明之構成示于圖7及圖8

卷一



本発明の実施例のフロー図

५ २ ५

